

朝陽科技大學
112學年度第2學期教學大綱

當期課號	2630	中文科名	數位邏輯設計與實作
授課教師	林進發	開課單位	資訊與通訊系
學分數	3	修課時數	4
		開課班級	日間部四年制1年級 A班
修習別	專業必修		
類別	一般課程		

本課程培養學生下列知識：

本課程是培養學生硬體設計能力之入門課程，課程內容將介紹基礎的進制系統、布林函數、組合邏輯設計與序向邏輯設計等，並搭配CPLD/FPGA與相關電子儀器進行電路實作。

- 1.瞭解進制系統的觀念與計算
- 2.能使用示波器與電源供應器等儀器
- 3.瞭解布林函數與邏輯電路的設計與化簡
- 4.熟悉序向邏輯設計的觀念
- 5.能進行電路佈線設計
- 6.能透過CPLD/FPGA進行電路實作

This course provides students in hardware design capacity. The course including: Basic binary system, Boolean function, combinational logic design, sequential logic design, and with the CPLD/FPGA and related electronic equipment for circuit implementation

每週授課主題

- 第01週：課程說明與簡介
- 第02週：數字系統
- 第03週：進制轉換與補數原理
- 第04週：基本邏輯閘介紹與TTL/CMOS常用IC介紹
- 第05週：卡諾圖化簡
- 第06週：組合邏輯設計範例 - 加減法器
- 第07週：組合邏輯設計範例 - 解碼邊碼器與LED燈控制
- 第08週：期中復習
- 第09週：期中考
- 第10週：序向邏輯介紹
- 第11週：正反器介紹
- 第12週：CPLD / FPGA 介紹
- 第13週：計數器介紹
- 第14週：555振盪器說明與應用
- 第15週：設計範例 - 跑馬燈
- 第16週：設計範例 - 光敏電阻運用
- 第17週：期末復習
- 第18週：期末術科-於5/22開始連續四個星期補課

成績及評量方式

- 隨堂模擬測驗：10%
- 期中考：20%
- 期末考：20%
- 平時作業及出席：50%

證照、國家考試及競賽關係

本課程無證照、國家考試及競賽資料。

主要教材

- 1.自編教材(教科書)(教科書)

參考資料

本課程無參考資料!

建議先修課程

本課程無建議先修課程

教師資料

教師網頁：<http://www.cyut.edu.tw/~jflin/>

E-Mail：jflin@cyut.edu.tw

Office Hour：

星期三,第3~4節,地點:M-209.2;

星期四,第3~4節,地點:M-209.2;

分機:4811

[\[關閉\]](#) [\[列印\]](#)

尊重智慧財產權，請勿不法影印。