

朝陽科技大學 095學年度第1學期教學大綱
Introduction to FPGA Circuits Design 可程式積體電路設計概論

當期課號	3885	Course Number	3885
授課教師	易序忠	Instructor	YI,SHU CHUNG
中文課名	可程式積體電路設計概論	Course Name	Introduction to FPGA Circuits Design
開課單位	資訊工程系(四進)三A	Department	
修習別	選修	Required/Elective	Elective
學分數	3	Credits	3
課程目標	本課程主要講述可程式積體電路的基本原理。並利用專題實作的過程，體驗整個可程式積體電路的設計流程。學生在完成本課程後，將可學習到以下之基本技能：1. 數位電路設計觀念、2. XILINX ISE 軟體操作、3. 硬體描述語言簡介、4. 專題實作。	Objectives	The goal of this course is to provide the students with a basic knowledge of FPGA design. By giving appropriate project assignments, the course helps the students experience the whole FPGA design flow. After finishing this course, the students may learn the following: 1. basic concepts for digital circuits design, 2. the application of XILINX ISE, 3. a brief introduction to VHDL, and 4. projects implementation.
教材	Verilog FPGA晶片設計	Teaching Materials	Verilog FPGA晶片設計
成績評量方式	課堂小考+作業(100%)	Grading	quiz+homework(100%)
教師網頁	-		
教學內容	數位邏輯設計與Verilog發展沿革 Verilog設計風格與觀念 Verilog設計結構 閘層(Gate Level)描述 資料流描述設計(Dataflow Modeling)行為描述 函數及任務 Verilog程式設計技巧 電路的延遲時序設定 專題實習	Syllabus	Logic design and Verilog history Verilog design style Verilog architecture Gate Level description Dataflow Modeling behavior description function and task Verilog programming skill delay and timing sequence project

尊重智慧財產權，請勿非法影印。